

[First Hit](#)   [Previous Doc](#)   [Next Doc](#)   [Go to Doc#](#)

End of Result Set

☐ [Generate Collection](#) [Print](#)

L9: Entry 21 of 22

File: DWPI

Jun 15, 1977

DERWENT-ACC-NO: 1977-53294Y

DERWENT-WEEK: 197730

COPYRIGHT 2004 DERWENT INFORMATION LTD

TITLE: Semiconductor device with patterned aluminium oxide film - which is formed on back surface of substrate by anodic oxidn. of aluminium, has wiring layer on front surface

PATENT-ASSIGNEE:

ASSIGNEE

CODE

NIPPON ELECTRIC CO

NIDE

PRIORITY-DATA: 1975JP-0147992 (December 11, 1975)

[Search Selected](#)[Search ALL](#)[Clear](#)

PATENT-FAMILY:

PUB-NO

PUB-DATE

LANGUAGE

PAGES

MAIN-IPC

☐JP 52071976 A

June 15, 1977

000

INT-CL (IPC): H01L 23/04

ABSTRACTED-PUB-NO: JP 52071976A

BASIC-ABSTRACT:

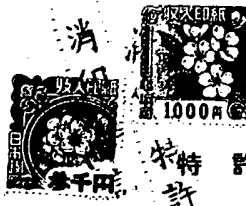
Semiconductor device comprises a wiring layer formed on a front surface of the semiconductor substrate, and an Al2O3 film formed on the back surface of the semiconductor substrate by anodic oxidn. of Al; the Al2O3 film has unevenness of a predetermined pattern for indicating the name, type and grade of the device.

TITLE-TERMS: SEMICONDUCTOR DEVICE PATTERN ALUMINIUM OXIDE FILM FORMING BACK SURFACE SUBSTRATE ANODE OXIDATION ALUMINIUM WIRE LAYER FRONT SURFACE

DERWENT-CLASS: L03 U11 U12

CPI-CODES: L03-D03D;

[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)



正

# ① 日本国特許庁 公開特許公報

①特開昭 52-71976

④公開日 昭52.(1977) 6.15

②特願昭 50-147992

②出願日 昭50.(1975) 12.11

審査請求 未請求

(全4頁)

庁内整理番号

5928 57  
5534 57  
6513 37

⑤日本分類

990C0  
59 94  
990C21

⑤ Int. Cl?

H01L 23/04  
H01L 23/14  
H01L 23/48

識別  
記号

特許庁長官殿

60.12.11  
昭和 年 月 日

発明の名称

半導体装置

発明者

東京都港区芝五丁目33番1号  
日本電気株式会社内

ナカ ムラ マサル  
中村 俊

特許出願人

東京都港区芝五丁目33番1号  
(423) 日本電気株式会社

代表者 小林 宏治

代理人

〒108 東京都港区芝五丁目33番1号  
日本電気株式会社内

(6591) 弁理士 内原 晋  
電話 東京 (03) 454-1111(大代表)

添付書類の目録

明細書 1通  
図面 1通  
委任状 1通  
願書副本 1通

50 147992

明 細 書

発明の名称 半導体装置

特許請求の範囲

半導体装置表面に配線層を有し、該基板表面に  
A<sub>2</sub>O<sub>3</sub>の陽極酸化によって形成され所定パターン  
の凹凸を有するA<sub>2</sub>O<sub>3</sub>膜を設けたことを特徴と  
する半導体装置。

発明の詳細な説明

本発明は半導体装置に関し、該装置表面の表面  
部に絶縁膜を形成してこれに凹凸状パターンを形  
成して記号、文字化現して該装置の品名、品種  
を識別する方法に関するものである。

従来、パンプ型半導体装置やビームリード型半  
導体装置を導線回路基板上に実装して成るハイブリ  
ッド回路装置において、該半導体装置をフェイ  
ス・ダウン・ボンディング処置して成る場合、該  
装置表面部を上方向に内けるため、主面に明示

した品種、品名等の記号、文字が判別不能になり、  
一つの導線基板上に複数個の半導体装置を実装した  
時に個々の半導体装置の判別が難しくなり、実装  
後の良否判別をむずかしくしていた。特に、該半  
導体装置において、基板内部回路配線網が異なり  
基板外形寸法が等しく、外部端子数が等しいとい  
ゆるマスタ・スライス型半導体装置では、フェイ  
ス・ダウン・ボンディングすると、該表面部から  
の品種、品名判別が不可能になる。この判別法と  
して、従来は、ビームリード構造の場合、該外部  
リード面に文字明記手法を用いるか、リード形状  
を変えて互いの基板間での品種別表現を行ってい  
た。一方、パンプ型構造の場合該基板表面部に金  
属膜を付着させこれを通常の写真蝕法と化学的  
腐食法を用いて文字形顕パターン化させ、品種別  
表現を行っていた。

しかし以上の方法には欠点があり、前者の場合  
微細寸法リード内での明記又は該リード部の変形  
であるため、顕微鏡高倍率下で判定しなければな  
らず、実装作業時の品種混合の危険性が大きく、

(1)

(2)

実装歩留りを低下させる原因になっていた。一方、後者の場合、シリコン基板と鍍金膜との接着性が悪いので、文字、記号化した金属膜パターンとの剝離部分が実装基板上に乗り、回路間短絡を生じせしめる原因になっていた。

本発明は上記欠点を除去し、フェイス・ダウン・ボンディング実装時又は実装後の該半導体基板の品種別、品名別等の区分化を容易に処理可能ならしめる半導体装置を提供することにある。

本発明は半導体基板表面に $Al_2O_3$ の陽極酸化によって形成した所定パターンの凹凸を有するアルミナ層を設けたことを特徴とする。

本発明の装置を得るための第1の方法は、半導体基板裏面部に厚い $Al$ 膜を施設する工程と、これを部分的な厚さに第1の陽極酸化する工程と、該陽極酸化層を選択的に腐食除去する工程と、更に多餘の $Al$ 膜全体を第2の陽極酸化処理で $Al_2O_3$ 膜に変形させ、第1と第2の $Al_2O_3$ 膜段差を利用して所定パターンの凹凸状の $Al_2O_3$ 膜を形成しこれを文字、記号化パターンにする方法より成

(3)

手法で作成できるため、工業化生産に安定性を生じせしめる。又、凹凸状態を利用して、凹凸のどちらの形態を文字、記号化させてもさしつかえない。

次に本発明について図面を参照して説明する。尚説明の都合上、該半導体基板内部の不純物拡散領域については省略して単にシリコン基板として表示した。

第1図(a)~(e)は、本発明を用いたバンプ型半導体装置の一実施例の断面図であり、シリコン基板1の表面に $SiO_2$ 膜、 $Si_3N_4$ 膜のような絶縁膜2とバンプ端子配線3を形成したウエハース状態にて該裏面部に $Al$ 膜4を蒸着する。次に該半導体装置個片の最終寸法幅 $W_1$ を形成させるためのスクライプ領域幅 $W_2, W_2'$ を予め設計手法に入れ、前者幅 $W_1$ 内に文字、記号化パターンとしてのフォトレジスト膜5aと後者幅 $W_2, W_2'$ 内に同一寸法のフォトレジスト膜5a'を設ける(第1図a)。続いて該 $Al$ 膜4の露出部分に第1の陽極酸化を施し、厚さ1を有した状態で一旦停止し、フォ

(5)

特開昭52-71976(2)

るものである。ここで第1の陽極酸化は、これを所定パターンに選択的に行なつて選択的に形成された $Al_2O_3$ 層のみを次の上程で除去してもよく、これを全面的に行なつて次の工程で選択的に $Al_2O_3$ 層を除去するようにしてもよい。

本発明の装置を得るための第2の方法は、基板裏面に $Al$ 層を設け、これを全面かつ厚さ全体にわたつて陽極酸化し、得られた $Al_2O_3$ 層を選択的にエッチングしてその表面に所定パターンの凹凸を設ける方法である。

本発明の装置を得る第三の方法は、基板裏面に $Al$ 層を設け、その表面を選択的にエッチングして所定パターンの凹凸を形成し、次いでこの $Al$ 層の全体をすべて陽極酸化して $Al_2O_3$ 層とする方法である。

本発明によると、該半導体基板の裏面全体を文字、記号化表現領域に利用でき且つ全表面を絶縁被覆処理しているため、実装時、実装後の判別性を容易にし、電気的信頼度特性を向上せしめる。しかも $Al$ 膜の蒸着とフォトレジスト技術の通常

(4)

トレジスト施設領域外に $Al_2O_3$ 膜6を形成させる(第1図b)。次に $Al_2O_3$ 膜6を化学的腐食除去する。この時、例えば公知の処理液( $H_2SO_4:HF=10:1$ )を用いると下層 $Al$ 膜4及びフォトレジスト膜5a, 5a'を腐食させることなく、該 $Al_2O_3$ 膜のみを選択的に除去でき、 $Al$ 膜4に凹部7を形成できる(第1図c)。続いて、フォトレジスト膜5a, 5a'を有機溶剤系液で除去し、凹凸状をした $Al$ 膜4を全面第2の陽極酸化処理して、そのままの凹凸形状での $Al_2O_3$ 膜6'を形成し、全面絶縁被覆させる(第1図d)。最後にスクライプ領域幅 $W_2, W_2'$ を所定の機械加工方法にて切断し、段差13を有した凸状文字、記号領域8を形成させる(第1図e)。

この実施例によると、フェイス・ダウン・ボンディング方式のバンプ型半導体装置において、基板裏面部の凸状の文字、記号を読み取ることで品種、品名判別を可能とし、該基板裏面全体に及んで表現できるため、目視チェックあるいは低倍率の顕微鏡下でチェックできるため、作業の容易性

(6)

と確実性が向上し、実装処理の信頼度特性を向上させ得る。又、 $Si-Al_2O_3$  接触であるため、従来のような金属膜パターン剥離現象を生ずることがなく、電気的信頼度をも向上させ得ることになる。第2図(a)~(g)は、本発明の方法を用いたビームリード型半導体装置の一実施例の断面図であり、シリコン基板1の表面に $SiO_2$ 膜、 $Si_3N_4$ 膜のような絶縁膜2とビームリード端子配線3'を形成したウエハース状態にて、該基板表面部に $Al$ 膜4を蒸着し、該半導体装置個片の最終寸法幅 $W_1$ を形成せしめるための化学的腐食領域 $W_2, W_2'$ を予め設計寸法に入れ、前者 $W_1$ 内に文字、記号化パターンとしてのフォトレジスト膜 $5a, 5a'$ と後者 $W_2, W_2'$ 内に同一寸法幅のフォトレジスト膜 $5b, 5b'$ を設ける(第2図a)。続いて、該 $Al$ 膜4の露出部分を第1図同様にして第1の陽極酸化を施し、厚さ $t_1$ を残した状態で一旦停止し、フォトレジスト膜施設領域外に $Al_2O_3$ 膜6を形成させる(第2図b)。次に $Al_2O_3$ 膜6を第1図実施例と同様手法で除去し、 $Al$ 膜4に凹部7を形成させる(第

(7)

化学的腐食法で各個片装壁に分離するため、耐薬品性の良好な $Al_2O_3$ 膜をマスク効果として適用できるので、膜装壁の外形寸法の設計値への再現性が非常に良好となり、微小寸法装壁に対して、従来の耐薬品性に悪いフォトレジスト膜マスク法よりも有利になる。

以上に本発明について、パンプ型、ビームリード型半導体装置を用いて説明したが、その必要性があればフェイス・アップ型半導体装置に適用しても何らさしつかえないものであり、本発明の方法が広範の半導体装置基板表面の文字、記号表示方法として有用され得るものである。又、凹凸形状のどちらを使用しても良く、該方法の組合せて、凹凸両者併合した文字、記号表示形態であつてもかまわない。

本発明による凹凸 $Al_2O_3$ 層を得るためには、実施例の方法によらずともよいことは勿論である。すなわち、まず $Al$ 膜の全面を部分的厚さまで陽極酸化し、この陽極酸化膜の一部を所定パターンでエッチング除去し、次いで残余の $Al$ 層を全部

(9)

2図c)。続いて、フォトレジスト膜 $5a, 5a'$ を有機溶剤で全面除去して後、再び基板腐食切断領域 $W_2, W_2'$ 上に別のフォトレジスト膜 $5b, 5b'$ を設置する(第2図d)。この状態で露出する $Al$ 膜4の全厚さを第2の陽極酸化して $Al_2O_3$ 膜6'を形成させる(第2図e)。次にフォトレジスト膜 $5b, 5b'$ を前記同様にして除去し、更に幅 $W_2, W_2'$ で残している $Al$ 膜4を例えば公知の硝酸：リン酸：水酢酸：水の混液で溶解除去し、シリコン基板1の表面を $W_2, W_2'$ 寸法で露出させる(第2図f)。最後に該化学的腐食領域 $W_2, W_2'$ のシリコン基板部分を、例えば公知の硝酸：酢酸：水酢酸の混液で溶解除去し、設けられた凸状文字、記号領域8を含む $Al_2O_3$ 膜6'で該基板表面を全面被覆したビームリード型半導体装置を作る(第2図g)。

この実施例によると、フェイス・ダウン・ボンディング方式のビームリード型半導体装置において、第1図のパンプ型半導体装置と同じ効果が容易に達成できる。又、特に該ビームリード構造は

(8)

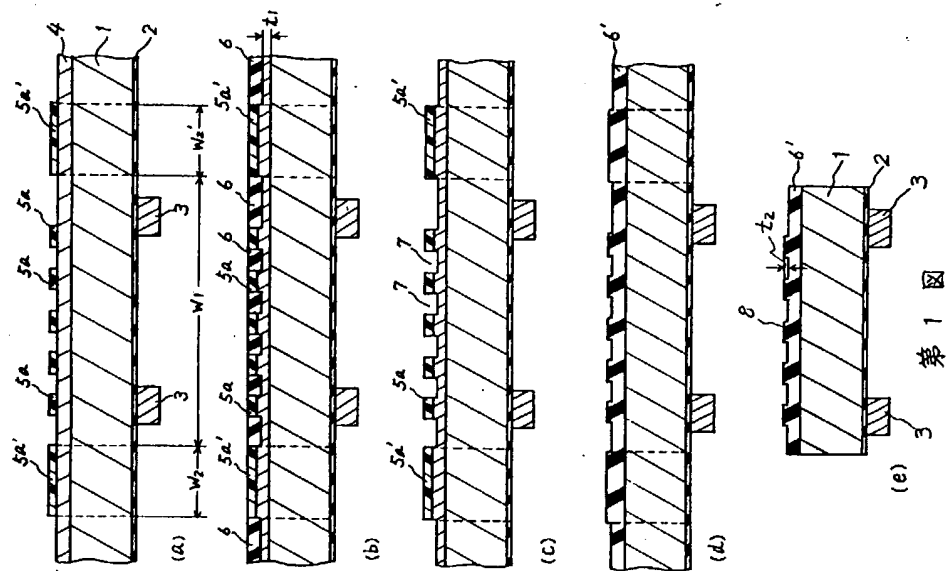
陽極酸化しても、所定パターンの凹凸を有する $Al_2O_3$ 層が得られる。また $Al$ 層を全部陽極酸化して $Al_2O_3$ 層としこの表面を選択的にエッチング除去してもよいし、 $Al$ 層の表面を選択的にエッチング除去してから残り $Al$ 層を全部陽極酸化してもよい。

#### 図面の簡単な説明

第1図は本発明のパンプ型半導体装置の製法を示す断面図、第2図は本発明のビームリード型半導体装置の製法を示す断面図である。

1…シリコン基板、2… $Si_3N_4, SiO_2$ なる絶縁膜、3…パンプ端子、3'…ビームリード端子、4… $Al$ 膜、5a, 5a', 5b, 5b'…フォトレジスト膜、6, 6'… $Al_2O_3$ 膜、7… $Al$ 表面の凹部、8… $Al_2O_3$ 表面の凸部、 $t_1$ …第1の陽極酸化後の残り $Al$ 膜厚さ、 $t_2$ …第2の陽極酸化後の $Al_2O_3$ 膜表面の凹凸段差、 $W_1$ …装置基板幅、 $W_2, W_2'$ …基板の機械的スクライプ領域、 $W_3, W_3'$ …基板の化学的腐食領域。

(10)



第 2 図

